



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-312551

(43) 公開日 平成7年(1995)11月28日

(51) Int.Cl. ⁶ H 03 M 1/08 H 03 H 17/02 H 03 M 1/66	識別記号 A L 8842-5 J B	府内整理番号 F I	技術表示箇所
---	------------------------------	---------------	--------

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号 特願平6-102464	(71) 出願人 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22) 出願日 平成6年(1994)5月17日	(72) 発明者 城戸 三安 茨城県日立市国分町一丁目1番1号 株式会社日立製作所国分工場内
	(72) 発明者 千葉 富雄 茨城県日立市国分町一丁目1番1号 株式会社日立製作所国分工場内
	(74) 代理人 弁理士 高橋 明夫 (外1名)

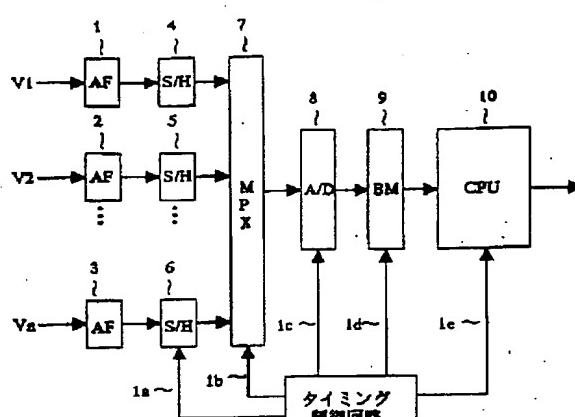
(54) 【発明の名称】 A/D変換方法及びその変換装置並びにそのディジタル演算処理装置

(57) 【要約】

【目的】 外乱ノイズおよび量子化誤差に伴うノイズを高調波除去用ディジタルフィルタのようなディジタル信号処理手段の前段で低減させ、このディジタルフィルタの減衰量の大小に係わらずにA/D変換したディジタルデータの変換精度を高めることができる高精度のA/D変換方法およびその装置を提供する。

【構成】 サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの平均値を求め、そしてこの平均値をA/D変換データとするようにした。

図 1



【特許請求の範囲】

【請求項1】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置において、

前記装置に、サンプリングしたデータを複数回A/D変換する手段と、該A/D変換手段により複数回変換されたデータを記憶するメモリ手段と、該メモリ手段に記憶されたデータに対しディジタル信号処理を施すディジタル信号処理手段とを設けたことを特徴とするディジタル演算処理装置。

【請求項2】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置を備えたA/D変換装置において、前記ディジタル演算処理装置に、サンプリングしたデータを複数回A/D変換する変換手段と、該変換手段により複数回変換されたデータを記憶するメモリ手段と、該メモリ手段に記憶されたデータに対しディジタル信号処理を施すディジタル信号処理手段とを設けるようにしたことを特徴とするA/D変換装置。

【請求項3】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置を備えたA/D変換装置において、前記ディジタル演算処理装置に、サンプリングしたデータを複数回A/D変換する変換手段と、該変換手段により複数回A/D変換したデータに対し、複数回A/D変換したデータに重畠した交流成分を除去するディジタルフィルタ手段とを設けたことを特徴とするA/D変換装置。

【請求項4】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置を備えたA/D変換装置において、前記ディジタル演算処理装置に、サンプリングしたデータを複数回A/D変換する変換手段と、この変換手段によりA/D変換された複数のデータの最大値及び最小値のデータを削除し平均処理を行う処理手段とを設けたことを特徴とするA/D変換装置。

【請求項5】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D変換方法において、

前記サンプリングしたデータを複数回A/D変換し、かつこのA/D変換した複数のデータに対して平均処理を施すようにしたことを特徴とするA/D変換方法。

【請求項6】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D

変換方法において、

前記サンプリングしたデータを複数回A/D変換とともに、このA/D変換した複数のデータの最大値及び最小値のデータを削除するようになし、平均処理するようにしたことを特徴とするA/D変換方法。

【請求項7】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D変換方法において、

前記サンプリングしたデータを複数回A/D変換とともに、このディジタルデータをA/D変換した順序に応じて重み付けして平均処理するようにしたことを特徴とするA/D変換方法。

【請求項8】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D変換方法において、

前記サンプリングしたデータを複数回A/D変換し、次いでこの複数回A/D変換したデータに対して、データに重畠した交流成分の除去を行うようにしたことを特徴とするA/D変換方法。

【請求項9】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D変換方法において、

前記サンプリングしたデータを複数回A/D変換とともに、この複数回A/D変換したデータに対して、ディジタルフィルタ手段を介してデータに重畠した交流成分を除去するようにしたことを特徴とするA/D変換方法。

【請求項10】 アナログ信号をサンプリングしてサンプルホールド回路にてホールドし、次いでディジタルデータに変換するとともに、このディジタルデータを予め定められた処理手順に従い演算処理するようになしたA/D変換方法において、

前記サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの平均値を求め、そしてこの平均値をA/D変換データとするようにしたことを特徴とするA/D変換方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、アナログ量のデータをディジタル量のデータに変換する方法、すなわちA/D変換方法及びその変換装置並びにそのディジタル演算処理装置に関するものである。

【0002】

【従来の技術】 従来この種の処理装置としては、例えば、電気学会論文誌（B111刊12号1319頁から1326頁）にも記載されているように、電力系統用デ

イジタル制御・保護装置に用いたものが知られている。

【0003】この種装置は入力部、演算処理部、整定部及び出力部を備えて構成されており、そしてこの入力部には、折り返し誤差防止用アナログフィルタ、サンプルホールド回路、マルチブレクサ、A/D変換器およびバッファを備えたディジタル信号処理装置が設けられている。

【0004】この種の装置によれば、例えば、3 kHzの周期でアナログ入力信号をディジタルデータに変換し、入力信号に重畠した高調波および種々のノイズを3 kHzの演算周期で演算する高調波除去用ディジタルフィルタにて除去するようにしている。

【0005】

【発明が解決しようとする課題】上記従来技術においては、高速にアナログ入力信号をサンプリングして、信号成分と誤差の周波数成分を分離し、高調波除去用のディジタルフィルタでアナログ入力信号に重畠した高調波成分および外乱ノイズを一括して除去するようにして、高精度にA/D変換するようにしている。

【0006】この方法は、高精度A/D変換データを得るための技術としては非常に有効な方法ではある。しかし、外乱ノイズの除去については、高調波除去用ディジタルフィルタの減衰特性に依存するところが大きく、種々のリレー特性に適合したディジタルフィルタによって、その外乱ノイズを除去できる割合が異なる嫌いがある。

【0007】例えば、ディジタルフィルタの減衰量がないシステムに適用する場合には、期待するほどの外乱ノイズや量子化誤差の低減が図れない問題がある。このため、例えば16ビットのような高分解能のA/D変換器を適用する際に、このA/D変換器の性能を充分に高めることができず、おのずと高精度化にも限界があり、また、高分解能のA/D変換器を適用し、このA/D変換器の性能を得るために、プリント基板のノイズ管理を慎重にしなければならず、コスト的にも高くなる嫌いがある。

【0008】本発明はこれに鑑みなされたもので、その目的とするところは、外乱ノイズおよび量子化誤差に伴うノイズを高調波除去用ディジタルフィルタのようなディジタル信号処理手段の前段で低減させ、このディジタルフィルタの減衰量の大小に係わらずにA/D変換したディジタルデータの変換精度を高めることができる高精度のA/D変換方法およびその装置を提供することにある。

【0009】

【課題を解決するための手段】すなわち本発明は、サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの平均値を求め、そしてこの平均値をA/D変換データとするようになし所期の目的を達成するようにしたもの

である。

【0010】また、本発明のもう一つの方法としては、サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの最大値と最小値を除き、それ以外のデータの平均値を求め、この平均値をA/D変換データとする。また、もう一つの方法として、サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換してこの複数の変換データに変換する順序に応じて変換データに重み付けを行ない、荷重平均を求め、この荷重平均値をA/D変換データとするようにしたものである。

【0011】さらに、本発明のもう一つの方法として、サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データにノイズ除去専用のディジタルフィルタ処理を施し、このディジタルフィルタ演算出力をA/D変換データとする。すなわち、高調波除去用ディジタルフィルタおよびディジタル制御・保護装置に必要なサンプリング周期以上に高速にアナログ入力データをサンプリングし、A/D変換するとともに、このA/D変換したデータに種々の演算方法でA/D変換時に生ずるノイズを除去するようにしたものである。

【0012】

【作用】すなわちこのような変換方法であると、サンプルホールド回路はA/D変換器がA/D変換している間、サンプリングしたアナログ信号をホールドしている。A/D変換器は上記回路サンプルホールド回路がホールドしている間、複数回にわたりA/D変換する。従って、複数のA/D変換データを得ることができるが、このデータの中から外乱ノイズや量子化誤差の影響による誤差の大きいデータ、すなわち、不要なデータや不要な成分を除去することにより高精度なA/D変換データを得ることができ、またこのため、A/D変換する際にA/D変換誤差の要因となる電源変動、誘導ノイズ、電波ノイズに影響されないA/D変換装置を得ることができる。

【0013】

【実施例】以下図示した実施例に基づいて本発明を詳細に説明する。図1にはそのブロック構成が示されている。図中1、2および3はサンプリングによる折り返し誤差防止用アナログフィルタ、4、5および6はサンプル/ホールド回路、7はマルチブレクサ、8はA/D変換器、9はバッファメモリ、10はマイクロプロセッサCPU、11はタイミング制御回路である。

【0014】また、タイミング制御回路11からの信号1aはサンプル/ホールド指令信号、1bはマルチブレクサ切換信号、1cはA/D変換指令信号、1dはデータ書き込み指令信号、1eはマイクロプロセッサCPUへの割り込み信号である。

【0015】この図において、アナログ入力信号V1、V2およびVnはアナログフィルタ1、2、および3に入力され、このアナログフィルタではA/D変換する際に不要な高周波成分（具体的には、サンプリング周波数の1/2以上の周波数成分）が除去される。

【0016】次に、このアナログフィルタの出力をサンプル／ホールド回路4、5、および6に入力する。このサンプル／ホールド回路はサンプル／ホールド指令信号1aのタイミングで入力信号をサンプル／ホールドする。

【0017】上記サンプル／ホールド回路4、5、6の出力信号はマルチブレクサ7に入力され、マルチブレクサ切換え信号1bにより、順次入力信号を切換えるようにして、入力信号を多重化する。多重化された入力信号はA/D変換器8に入力され、A/D変換指令信号1cのタイミングでディジタルデータに変換される。

【0018】ディジタルデータに変換された上記入力信号は、データ書き込み指令信号1dのタイミングでバッファメモリ9に記憶される。その後、割り込み信号1eをマイクロプロセッサCPU10に対し出力することにより、マイクロプロセッサCPU10は予め設定された処理手順に従い、バッファメモリ9に記憶された入力データを入力し、種々のディジタル信号処理を行なう。

【0019】以上が一連の概略動作例であるが、次に本発明のポイントとなる実施例について詳細に説明する。図2は本発明の一実施例の動作タイミングを示すものである。この図において、サンプル／ホールド回路において周期T毎にアナログ入力信号をサンプリングしホールドする。

【0020】以下、アナログ入力信号を時刻nにサンプリングしたとして説明する。時刻nにサンプリングされたデータは、マルチブレクサ切換え信号に基づき順次V1からVnに切換えられる。ここで、マルチブレクサが入力V1を選択している間、A/D変換器は周期T'毎に複数回にわたりA/D変換する。A/D変換に要する時間は周期T'以内であることは必須の条件であることはいうまでもないことである。現状、A/D変換器は分解能が16ビット、A/D変換時間が数μsのものが市場で入手できる。

【0021】次に、A/D変換されたデータは、同様に周期T'の書き込み指令信号Wpのタイミングでバッファメモリに記憶される。すなわち、バッファメモリにはアナログ入力信号V1を複数回（この例では8回）にわたりA/D変換したデータV1n～V1n+7が格納される。

【0022】この変換データV1n～V1n+7はアナログ入力信号V1をホールドした状態で変換したものであり、理想的には全て同一のディジタルデータとなるはずであるが、A/D変換した時間が異なるために全て同一のデータにはならない。ましては、16ビット分解能

の高分解能なA/D変換器を使用すればその現象はより顕著となる。

【0023】ここで、上記の複数の変換データV1n～V1n+7を用いてマイクロプロセッサ（図1の10）にてディジタル演算処理を行なうようにして、外乱ノイズや電源ノイズ等によって生じた誤差を減少させれば高精度なA/D変換ができる。

【0024】図3はマイクロプロセッサの処理内容を示すフローチャートである。以下この図に基づき処理内容を説明する。まずブロック12でデータ取り込みかを判定する。すなわち、このブロックは図1の割り込み信号1eがあるか否かを判定しているものである。

【0025】もしこのとき、データ取り込み要求、すなわち割り込み信号が発生したならば、ブロック13にてアナログ入力信号のV1からVnまでのA/D変換したデータを取り込む。ここで、各アナログ入力信号は前述したように、周期T毎に複数回A/D変換されている。したがって、周期T毎に取り込むA/D変換データのデータ数はn×8（n：チャンネル数）である。

【0026】次に14のブロックにおいて、取り込んだA/D変換データの編集を行なう。このブロックで周期Tごと複数回A/D変換したデータから、種々の演算処理を施し、周期Tに1チャンネルあたり1個のデータを出力するようにする。このデータ編集の詳細な説明は後述する。

【0027】次に、15のブロックにおいて、図1の装置を適用するシステムに応じたディジタルフィルタ演算を行なう。このディジタルフィルタ演算は、あくまでも一例であり、勿論ディジタルフィルタ演算を行なわないシステムにも適用できる。電力用ディジタル制御・保護装置などでは、系統からの入力信号に重畠する高調波を除去するディジタルフィルタ演算を行なう。上記ディジタルフィルタ演算の結果を16のブロックでデータ出力する。

【0028】次に、図4、図5および図6を用いて本発明のポイントとなるA/D変換したデータの編集内容について詳細に説明する。まず、第1の方法を説明する。

【0029】図4において、17はアナログ入力信号波形であり、18はこのアナログ入力信号をサンプル／ホールドした信号波形である。19はサンプル／ホールドした信号波形を拡大して表したものである。波形19に示すように、電源電圧変動、電源に重畠したリップル成分、電波ノイズ等の外的要因とA/D変換器の量子化誤差のような内的要因によりノイズが大きくなる場合がある。分解能が低いA/D変換器を適用する場合は特に問題にならないが、16ビット分解能A/D変換器のような高分解能なA/D変換器を適用する場合はこれらのノイズが無視できない。

【0030】また、このノイズはランダムに発生するため、従来の方法のように1回／サンプルのA/D変換で

は、たまたまノイズが大きいときにサンプリングする可能性が有り、高分解能なA/D変換器の性能を充分發揮できない。そこで、20に示すタイミング($m \sim m+7$)のように複数回/A/D変換を行なう。21は複数回A/D変換した時のデータを示す。この図に示すように、真値22に対し正側が時刻 $m+3$ 、負側が時刻 $m+5$ の時の誤差が大きくなっている。そこで以下に示すようなデータ編集を行なうことにより、高精度なA/D変換データを得ることができる。

【0031】すなわち(1)時刻 $m \sim m+7$ にA/D変換したデータの中から真値22に対して正側および負側の誤差の大きいデータを削除する。図4の23は誤差の大きいデータを削除した後のデータを示している。

(2)次に上記削除したデータ以外のデータの平均値を求めるのである。

【0032】以上、第1の方法を説明したが、このほかにも、1)単純にA/D変換したデータを平均する方法、2)正側および負側の誤差に係わらず、全A/D変換したデータの平均値より値の大きい2個のデータを削除して平均する方法などがあげられる。

【0033】次に、図5を用いて、本発明の第2の方法を説明する。24はアナログ入力信号波形であり、25はこのアナログ入力信号をサンプル/ホールドした信号波形である。26はサンプル/ホールドした信号波形を拡大して表したものである。波形26に示すように、27に示すマルチブレクサの切換え時(VnからV1)に過渡的に直流分が発生することが考えられる。

【0034】このような場合は、前述した第1の方法でも高精度なA/D変換データを得ることができるが、以下に示す方法によっても実現できる。

【0035】すなわち(1')28に示すタイミング($m \sim m+7$)のように複数回/A/D変換を行なう。29は複数回A/D変換した時のデータを示す。(2')マルチブレクサ切換え時のA/D変換データが真値30に対して大きいので、各時刻のデータに対し31に示すような重み付けを行なう。この重み付けしたA/D変換データを32に示す。(3')重み付けした各時刻のA/D変換データの平均値を求める。

【0036】次に、図6を用いて本発明の第3の方法を説明する。図6(a)はその方法を説明するためのフローチャートである。図6(a)において、12、13、15および16は図3に示したものと同一である。

【0037】本発明の第3の方法は図3の14に示す取り込みデータ編集を図6の33のノイズ除去用ディジタルフィルタ演算に変更したものである。すなわち、本発明の第3の方法は前述したように、まず周期T毎に複数回A/D変換し、この複数のA/D変換データを図6の33に示すノイズ除去用ディジタルフィルタにてフィルタリングすることを特徴としている。

【0038】前述した第1および第2の方法に示したよ

うに、A/D変換データはサンプル/ホールドしている間は理想的には直流成分のみであるはずであるが、電源電圧変動、電源に重畠したリップル成分、電波ノイズ等の外的な要因とA/D変換器の量子化誤差等により、見かけ上交流成分が重畠したようになる。この交流成分を除去して直流成分のみを抽出すればよい。

【0039】したがって、図6の33に示す任意に零点周波数を設定したノイズ除去用ディジタルフィルタにて前記交流成分を除去するようにする。この零点周波数の設定方法としては一例として、予め発生する交流成分を予想して設定する。

【0040】以上説明した方法により、電源電圧変動、電源に重畠したリップル成分、電波ノイズ等の外的な要因とA/D変換器の量子化誤差等の内的な要因に影響されず、高精度なA/D変換データを得ることができる。また、本発明はA/D変換出力のノイズ成分の除去を行なうことのみであるので、この後の演算処理には全く影響を及ぼさないことは容易に理解できることである。さらに、本発明を電力用ディジタル制御・保護装置に適用しても制御・保護演算には全く影響を及ぼさないことは明らかである。

【0041】以上のように本発明によれば、A/D変換器がアナログ信号をサンプルホールドしている間、複数回にわたりA/D変換し、複数のA/D変換データの中から不要なデータや不要な成分を除去することにより高精度なA/D変換データを得ることができる。即ち、高分解能なA/D変換器の性能を充分に高めることができ、また、A/D変換する際にA/D変換誤差の要因となる電源変動、誘導ノイズ、電波ノイズの影響を受けない高精度で安定な入力信号の抽出ができる。

【0042】また、ノイズ低減のための特別な部品、配置等を考慮しなくてすむのでコスト的にも安価にでき、さらに本発明を電力用ディジタル制御・保護装置に適用すれば、広いダイナミックレンジを確保できるため、制御・保護で異なるフルスケールを同一ハードウェアで共用でき、装置の大幅な小形化ができる。

【0043】

【発明の効果】以上種々説明してきたように本発明は、サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの平均値を求め、そしてこの平均値をA/D変換データとするようになしたから、複数のA/D変換データの中から不要なデータや不要な成分を除去、それもディジタル信号処理手段の前段で低減させることにより高精度なA/D変換データを得ることができ、したがってディジタルフィルタの減衰量の大小に係わらずにA/D変換したディジタルデータの変換精度を高めることができる。

【図面の簡単な説明】

【図1】本発明A/D変換方法の実施例を説明するため

のブロック構成図である。

【図2】本発明A/D変換方法の動作を示すタイミング図である。

【図3】本発明A/D変換方法の実施例の動作を示すフローチャート図である。

【図4】本発明A/D変換方法の実施例の動作を示す説明図である。

【図5】本発明A/D変換方法の別の実施例の動作を示すフローチャート図である。

*す説明図である。

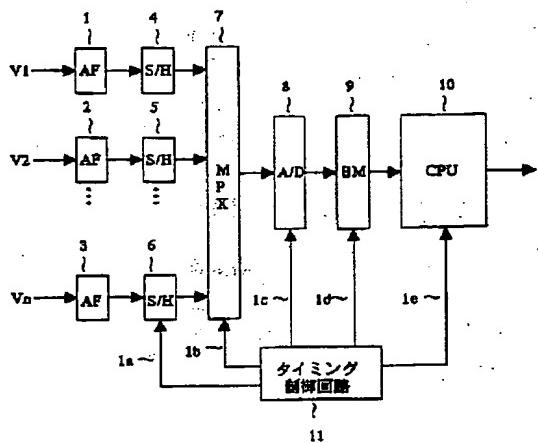
【図6】本発明A/D変換方法の別の実施例の動作を示すフローチャート図である。

【符号の説明】

A F…折返し誤差防止用アナログフィルタ、S/H…サンプル／ホールド回路、MPX…マップブレクサ、A/D…アナログディジタル変換器、BM…バッファメモリ、CPU…マイクロプロセッサ。

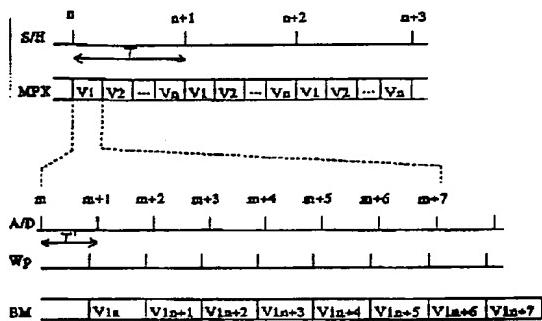
【図1】

図 1



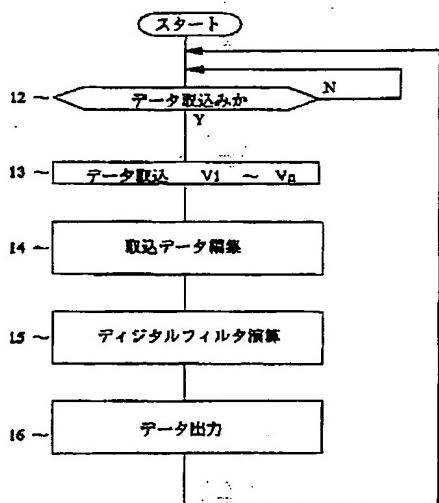
【図2】

図 2



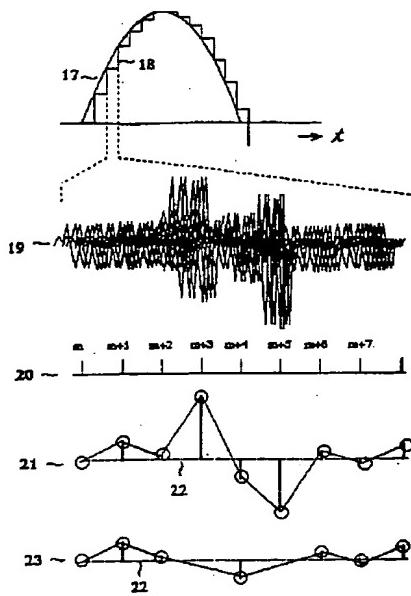
【図3】

図 3

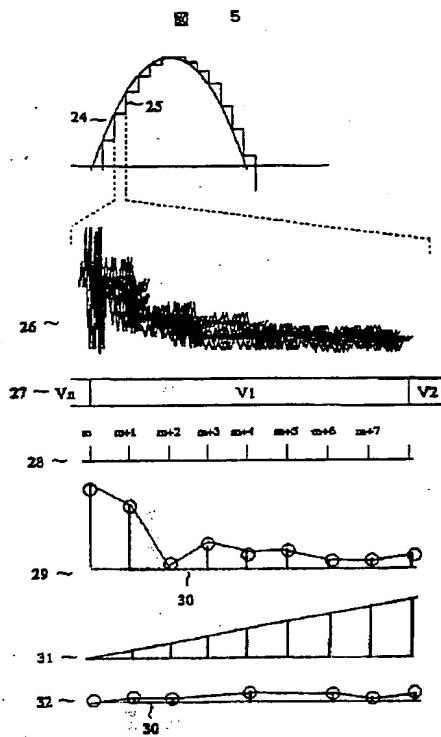


【図4】

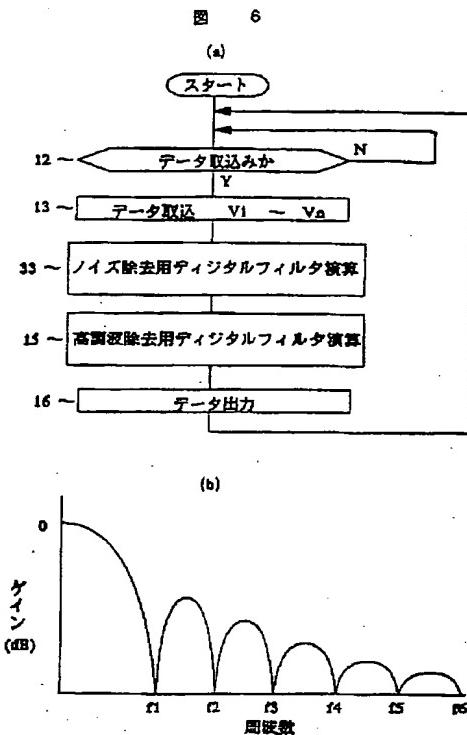
図 4



【図5】



【図6】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成13年4月20日(2001.4.20)

【公開番号】特開平7-312551

【公開日】平成7年11月28日(1995.11.28)

【年通号数】公開特許公報7-3126

【出願番号】特願平6-102464

【国際特許分類第7版】

H03M 1/08

H03H 17/02

H03M 1/66

【F I】

H03M 1/08 A

H03H 17/02 L

H03M 1/66 B

【手続補正書】

【提出日】平成11年9月8日(1999.9.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置において、前記装置に、サンプリングしたデータを複数回A/D変換する手段と、該A/D変換手段により複数回変換されたデータを記憶するメモリ手段と、該メモリ手段に記憶されたデータに対しディジタル信号処理を施すディジタル信号処理手段とを設けたことを特徴とするディジタル演算処理装置。

【請求項2】 アナログ信号をサンプリングしてディジタルデータに変換し、この変換されたディジタルデータを予め定められた処理手順に従い演算処理をするディジタル演算処理装置を備えたA/D変換装置において、前記ディジタル演算処理装置に、サンプリングしたデータを複数回A/D変換する手段と、該A/D変換手段により複数回変換されたデータを記憶するメモリ手段と、該メモリ手段に記憶されたデータに対しディジタル信号処理を施すディジタル信号処理手段とを設けたことを特徴とするディジタル演算処理装置。

タを複数回A/D変換する変換手段と、該変換手段により複数回A/D変換したデータに対し、複数回A/D変換したデータに重畳した交流成分を除去するデジタルフィルタ手段とを設けたことを特徴とするA/D変換装置。

【請求項3】 アナログ信号をサンプリングしてディジタルデータに変換し、このディジタルデータを予め定められた処理手順に従い演算処理をするようになしたA/D変換方法において、

前記サンプリングしたデータを複数回A/D変換し、かつこのA/D変換した複数のデータに対して平均処理を施すようにしたことを特徴とするA/D変換方法。

【請求項4】 アナログ信号をサンプリングしてサンプルホールド回路にてホールドし、次いでディジタルデータに変換するとともに、このディジタルデータを予め定められた処理手順に従い演算処理をするようになしたA/D変換方法において、

前記サンプルホールド回路にてアナログ入力信号をホールドしている間に、複数回A/D変換し、この複数の変換データの平均値を求め、そしてこの平均値をA/D変換データとするようにしたことを特徴とするA/D変換方法。